

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
Please do not report the images to the
Image Problem Mailbox.

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-297407

(43)Date of publication of application : 12.11.1993

(51)Int.Cl.

G02F 1/136

G02F 1/133

G02F 1/1343

(21)Application number : 04-100001

(71)Applicant : SHARP CORP

(22)Date of filing : 20.04.1992

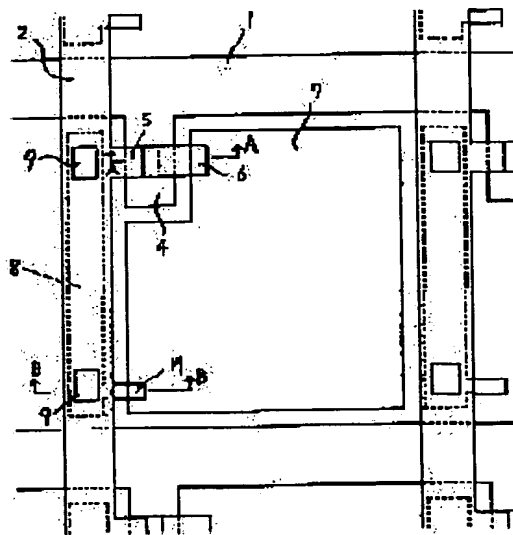
(72)Inventor : BAN ATSUSHI
 KAWAI KATSUHIRO
 OKAMOTO MASAYA
 KATAYAMA MIKIO
 NAKAZAWA KIYOSHI
 KANAMORI KEN

(54) ACTIVE MATRAIX TYPE SUBSTRATE

(57)Abstract:

PURPOSE: To easily inspect and correct a pixel defect even after the substrate is assembled in a display device.

CONSTITUTION: A branch part 14 which branches off from an auxiliary source bus electric conductor 8 has a part superposed with a pixel electrode 7. The superposed part is irradiated with the light energy of laser light, etc., and then a spot-shaped hole is bored in the superposed part. This hole electrically connects the auxiliary source bus electric conductor 8 to the pixel electrode 7 and then a source bus electric conductor 2 is electrically connected to the pixel electrode. 7 At the superposed part irradiated with the light energy, the branch part branching off from the pixel electrode may be made to superpose with the auxiliary source bus electric conductor 8.



LEGAL STATUS

[Date of request for examination] 26.01.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2760459

[Date of registration] 20.03.1998

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

CLAIMS

[Claim(s)]

[Claim 1] An insulating substrate, and the scanning line and the signal line which were wired in all directions on this substrate, The insulator layer prepared between this scanning line and this signal line, and the scan branch line which branched from this scanning line, Have the switching element formed in the point of this scan branch line, and the picture element electrode connected with this signal line by this switching element, and signal-line parts other than the superposition section with this scanning line are received. In the active-matrix mold substrate by which opposite arrangement of the connectionless auxiliary signal line was electrically carried out in between on both sides of this insulator layer, and this signal line and this auxiliary signal line were electrically connected with this scanning line through the contact hole established in the insulator layer The active-matrix mold substrate with which the branch which branches from this auxiliary signal line and is superimposed on this picture element electrode to the picture element electrode electrically connected with the signal line which counters this auxiliary signal line by this switching element was formed.

[Claim 2] An insulating substrate, and the scanning line and the signal line

which were wired in all directions on this substrate, The insulator layer prepared between this scanning line and this signal line, and the scan branch line which branched from this scanning line, Have the switching element formed in the point of this scan branch line, and the picture element electrode connected with this signal line by this switching element, and signal-line parts other than the superposition section with this scanning line are received. In the active-matrix mold substrate by which opposite arrangement of the connectionless auxiliary signal line was electrically carried out in between on both sides of this insulator layer, and this signal line and this auxiliary signal line were electrically connected with this scanning line through the contact hole established in the insulator layer The active-matrix mold substrate with which the crevice was formed so that it might branch from the picture element electrode electrically connected with the signal line which counters this auxiliary signal line by this switching element, and the branch superimposed to this auxiliary signal line might be formed and this branch might not be contacted at this signal line.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention

relates to the active-matrix substrate which arranges especially a picture element electrode in the shape of a matrix, and performs a high density display about the indicating equipment which performs a display by impressing a driving signal to the picture element electrode for a display through a switching element.

[0002]

[Description of the Prior Art] A display pattern is formed on a screen by conventionally carrying out selection actuation of the picture element electrode arranged in the shape of a matrix in a liquid crystal display, EL display, a plasma display, etc. An electrical potential difference is impressed between the selected picture element electrode and the counterelectrode which carried out opposite arrangement at this, and the optical modulation of display media, such as liquid crystal which intervenes among these electrodes, is performed. This optical modulation is checked by looking as a display pattern.

[0003] As an actuation method of a picture element electrode, the picture element electrode with which each became independent is arranged, and the active-matrix actuation method which connects and drives a switching element to each of this picture element electrode is learned. Moreover, generally as a switching element which carries out selection actuation of the picture element

electrode, a TFT (thin film transistor) component, an MIM (metal-insulator layer-metal) component, an MOS transistor component, diode, a varistor, etc. are known. The display of high contrast is possible for a active-matrix actuation method, for example, it is put in practical use by the liquid crystal television, the word processor, the terminal display of a computer, etc.

[0004] The top view of an example of the active-matrix substrate used for the conventional active-matrix mold indicating equipment at drawing 7 is shown. This active-matrix substrate goes to the gate bus wiring 1 mutually arranged by parallel direct, and the source bus wiring 2 is arranged. Gate dielectric film is intervened in between, the auxiliary source bus wiring 8 is arranged by the lower layer of the source bus wiring 2, and the source bus wiring 2 and the auxiliary source bus wiring 8 are electrically connected to it by the contact hole 9 established in said gate dielectric film. The picture element electrode 7 is arranged on each field surrounded by the gate bus wiring 1 of two, and the two source bus wiring 2. On the gate branch 4 which carried out projection formation near the intersection of the gate bus wiring 1 and the source bus wiring 2, TFT which functions as a switching element is formed by using this gate branch 4 as a gate electrode. The drain electrode 6 of TFT is connected as electrically as the

picture element electrode 7. The branch line 5 which branched from the source pass wiring 2 is connected to the source electrode of TFT.

[0005]

[Problem(s) to be Solved by the Invention] When displaying high density using the display which has such a active-matrix substrate, it is necessary to arrange very many the picture element electrodes 7 and TFT(s). However, TFT may be formed as a malfunction component, when it creates on a substrate. The picture element electrode connected with such a defect component produces the point defect which does not contribute to a display. Since an electrical potential difference required between a picture element electrode and a counterelectrode is not impressed, these point defects are produced. Such a defect appears as the luminescent spot in the normally white mode from which the permeability of light serves as max, when the electrical potential difference impressed between a picture element electrode and a counterelectrode is 0V, and when this electrical potential difference is 0V, he appears as a sunspot in the normally black mode in which the permeability of light serves as the minimum.

[0006] Such a defect is correctable by performing laser trimming etc. However, since this defective correction is made in the state of the substrate before

assembling a display, a picture element defect must be detected in the state of a substrate. The measuring device of the high degree of accuracy which measures the electrical characteristics of all picture element electrodes is needed for this detection. Therefore, in a large display module with much number of picture elements, the actual condition cannot make substantially defective correction in the substrate condition which used laser light in respect of mass production nature and cost etc.

[0007] This invention is made that this technical problem should be solved, also after assembling it to a display, it can inspect a picture element defect easily, and it aims at offering the active-matrix mold substrate which can correct.

[0008]

[Means for Solving the Problem] The scanning line and the signal line with which the active-matrix mold substrate of this invention was wired in all directions on the insulating substrate and this substrate, The insulator layer prepared between this scanning line and this signal line, and the scan branch line which branched from this scanning line, Have the switching element formed in the point of this scan branch line, and the picture element electrode connected with this signal line by this switching element, and signal-line parts other than the superposition section with this scanning line are received. In the active-matrix

mold substrate by which opposite arrangement of the connectionless auxiliary signal line was electrically carried out in between on both sides of this insulator layer, and this signal line and this auxiliary signal line were electrically connected with this scanning line through the contact hole established in the insulator layer. The branch which branches from this auxiliary signal line and is superimposed on this picture element electrode is formed to the picture element electrode electrically connected with the signal line which counters this auxiliary signal line by this switching element, and the above-mentioned object is attained by that.

[0009] Moreover, the active-matrix mold substrate of this invention. An insulating substrate, and the scanning line and the signal line which were wired in all directions on this substrate, The insulator layer prepared between this scanning line and this signal line, and the scan branch line which branched from this scanning line, Have the switching element formed in the point of this scan branch line, and the picture element electrode connected with this signal line by this switching element, and signal-line parts other than the superposition section with this scanning line are received. In the active-matrix mold substrate by which opposite arrangement of the connectionless auxiliary signal line was electrically carried out in between on

both sides of this insulator layer, and this signal line and this auxiliary signal line were electrically connected with this scanning line through the contact hole established in the insulator layer. The crevice is formed so that it may branch from the picture element electrode electrically connected with the signal line which counters this auxiliary signal line by this switching element, and the branch superimposed to this auxiliary signal line may be formed and this branch may not be contacted at this signal line, and the above-mentioned object is attained by that.

[0010]

[Function] If the branch which branched from the auxiliary signal line if it was in claim 1 has the part superimposed on a picture element electrode and is in claim 2, it has the part which the branch which branched from the picture element electrode superimposes on an auxiliary signal line.

[0011] If light energies, such as a laser beam, are irradiated at an above-mentioned superposition part, a hole will open in the shape of a spot into a superposition part. By formation of this hole, an auxiliary signal line and a picture element electrode are connected electrically, and a signal line and a picture element electrode are connected electrically.

[0012]

[Example] Below, the example of this

invention is explained.

[0013] The top view of the active-matrix mold substrate of this invention is shown in drawing 1. The sectional view of the TFT section which met drawing 2 at the A-A line in drawing 1 is shown, and the sectional view which met drawing 3 at the B-B line in drawing 1 is shown. The gate bus wiring 1 and the source bus wiring 2 are wired in the shape of a grid on the glass substrate 17 whose active-matrix mold substrate of this example is an insulating substrate, and the picture element electrode 7 is formed in the field of the shape of a rectangle surrounded with both bus wiring 1 and 2. In the gate bus wiring 1, the gate electrode 4 which projects towards the picture element electrode 7 branches, and TFT is formed there as a switching element. Moreover, under the source bus wiring 2 except an intersection with the gate bus wiring 1, the auxiliary source bus wiring 8 exists through gate dielectric film 10. For this auxiliary source bus wiring 8, the branch 14 which projects even in the lower part of the picture element electrode 7 has branched. Furthermore, the source bus wiring 2 and the auxiliary source bus wiring 8 are electrically connected through the contact hole 9 formed by etching gate dielectric film 10.

[0014] As TFT mentioned above is shown in drawing 2, it is the upper part of the gate electrode 4, and the channel layer 11

is formed on gate dielectric film 10, and the etching stopper 18 is formed on the channel layer 11. Furthermore, on the channel layer 11, it is divided by two with the etching stopper 18, and the contact layers 12 and 13 are formed, it applies on gate dielectric film 10 from on the contact layer 12, and the source electrode 5 is formed, it applies on gate dielectric film 10 from on the contact layer 13, and the drain electrode 6 is formed. The protective coat 16 is formed on the glass substrate 17 of this condition, and, thereby, TFT is constituted.

[0015] Next, the detailed configuration of this active-matrix mold substrate is explained according to a fabrication sequence.

[0016] As an insulating substrate, the glass substrate 17 was used by this example. Moreover, the structure which forms the insulator layer of Ta₂O₅ grade as base coat film is also possible. a glass substrate 17 top -- low [, such as aluminum, Mo, and Ta,] -- the auxiliary source bus wiring 8 is formed by carrying out the laminating of the conductor [****] using the sputtering method, and carrying out patterning of this. As auxiliary source bus wiring 8, aluminum was used by this example.

[0017] Next, the gate bus wiring 1 is formed by carrying out the laminating of monolayers or such multilevel metal, such as Ta, Ti, aluminum, and Cr, using the sputtering method similarly, and

carrying out patterning of this. As gate bus wiring 1, Ta was used by this example. When forming this auxiliary source bus wiring 8 simultaneously with the same ingredient as the gate bus wiring 1 at this time, the auxiliary source bus wiring 8 can be formed without increasing a manufacture process.

[0018] Next, the laminating of the insulator layer 10 is carried out on the gate bus wiring 1. In this example, the 3000Å laminating of the SiN_x film was carried out, using a plasma-CVD method as this insulator layer 10. Moreover, it is good also as structure which anodizes the gate bus wiring 1 and raises insulation more.

[0019] Then, it continues on an insulator layer 10 and the laminating of the intrinsic-semiconductor amorphous silicon layer (a-Si (i)) used as the channel layer 11 and the SiN_x layer used as the etching stopper 18 is carried out using 300Å and a 2000Å plasma-CVD method, respectively. And patterning of the SiN_x used as an etching stopper is carried out, and it forms the etching stopper 18.

[0020] Next, the 800Å laminating of the n⁺ mold amorphous silicon layer (a-Si (n⁺)) which added P (Lynn) is carried out to an amorphous silicon using a plasma-CVD method, and the contact layers 12 and 13 are formed. These contact layers 12 and 13 are for making good ohmic contact between the channel layer 11 and the source electrode 5 and

between the channel layer 11 and the drain electrode 6. Then, patterning is simultaneously performed to an intrinsic-semiconductor amorphous silicon layer and n⁺ mold amorphous silicon layer, and the channel layer 11 and the contact layers 12 and 13 are formed.

[0021] Next, the contact hole 9 for connecting electrically the source bus wiring 2 and the auxiliary source bus wiring 8 to the insulator layer 10 on the auxiliary source bus wiring 8 is formed by etching. This contact hole 9 is not cared about as structure which it forms in the ends of the auxiliary source bus wiring 8 like drawing 1, and also is formed on

[whole] the auxiliary source bus wiring 8.

[0022] Next, the laminating of the metal layers, such as Ti, aluminum, Cr, and Mo, is carried out by the sputtering method, patterning is performed, and the source bus wiring 2, the source electrode 5, and the drain electrode 6 are formed. By this example, Ti was used for these wiring 2 and electrodes 5 and 6. At this time, the structure of leaving the metal membrane piece used also for the superposition part of the auxiliary source bus wiring 8 and the picture element electrode 7 formed in a degree source bus wiring 2 grade being formed may be taken.

[0023] Next, the laminating of the ITO used as the picture element electrode 7 and an addition capacity electrode is carried out by the sputtering method,

patterning is performed, and the picture element electrode 7 is formed. Some picture element electrodes 7 are superimposed on the drain electrode 6. At this time, the structure of leaving ITO also on the source bus wiring 2 may be taken.

[0024] Furthermore, the laminating of the protective coat 16 which consists of SiNx is carried out the whole surface on the substrate in which TFT and the picture element electrode 7 were formed. A protective coat 16 may be made into the aperture aperture structure where the center section of the picture element electrode 7 was removed.

[0025] Therefore, in the active-matrix mold substrate produced as mentioned above, as shown in drawing 3, the auxiliary source bus wiring 8 is electrically connected with the source bus wiring 2 through the contact hole 9 of an insulator layer 10. Moreover, the branch 14 of the auxiliary source bus wiring 8 is arranged even in the bottom of the picture element electrode 7. It is possible for this to correct a defective picture element by laser in the active-matrix mold substrate of this example.

[0026] Below, the procedure of the defective picture element correction in this example is shown.

[0027] First, opposite arrangement of the opposite substrate which has a counterelectrode is carried out to the TFT active-matrix mold substrate produced as

mentioned above, liquid crystal is enclosed among both substrates, and a display is produced. In this condition, driver voltage is impressed to all the picture element electrodes 7 through TFT from the gate bus wiring 1 and the source bus wiring 2, and viewing detects a picture element defect. When TFT is poor or leakage current weak between the source bus wiring 2 and the picture element electrode 7 has occurred at this time, a picture element defect arises. A different color from a good part is presented in the part which the picture element defect produced.

[0028] Thus, if the location of a picture element defect is decided, after removing said inspection fixture, it will correct as follows. Drawing 4 is the enlarged drawing showing the branch 14 which branched from the auxiliary source bus wiring 8 of drawing 1. Light energy is irradiated at the laser correction section 15 of a graphic display. Thereby, the branch 14 and the picture element electrode 7 of the auxiliary source bus wiring 8 are connected electrically. In this example, YAG laser light (wavelength of 1064nm) was used as light energy.

[0029] The sectional view after the laser correction which met drawing 5 at the B-B line of drawing 1 is shown. Like a graphic display, since the video signal from the source bus wiring 2 is always impressed, this picture element electrode 7 does not function on the corrected

picture element electrode 7 of a defect normally. However, the picture element displayed with this corrected picture element electrode will perform the display equivalent to the actual value of the video signal impressed to the source bus wiring 2 among this one period, if it lets one period of a scan signal pass. Therefore, this picture element displays average brightness of the picture element which does not serve as the perfect luminescent spot or a perfect sunspot, and is located in a line along with a signal line. Therefore, this picture element is corrected as a picture element defect which is very hard to distinguish.

[0030] The active-matrix mold substrate applied to other examples of this invention at drawing 6 is shown. At this example, without forming a branch in the auxiliary source bus wiring 8, crevice 2a was prepared in the source bus wiring 2, and the structure which forms the superposition section (hatching shows) with the picture element electrode 7 on the auxiliary source bus wiring 8 is taken by forming the branch 19 which enters into the picture element electrode 7 at said crevice 2a. Correction of a defective picture element electrode is made on the above-mentioned superposition section of the auxiliary source bus wiring 8 and the picture element electrode 7 by irradiating a laser beam like said example.

[0031]

[Effect of the Invention] While a picture

element defect is easily detectable even if it is after producing a display if the active-matrix mold substrate of this invention is used, it is correctable so that it may not be conspicuous in a picture element defect. Therefore, according to this invention, a display can be produced by the high yield and it can contribute to cost lowering of a display.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The top view showing one example of the active-matrix mold substrate of this invention.

[Drawing 2] The sectional view of the TFT section which met the A-A line of drawing 1.

[Drawing 3] The sectional view which met the B-B line of drawing 1.

[Drawing 4] An about 14 branch [of the auxiliary source bus wiring 8 of drawing 1] enlarged drawing.

[Drawing 5] The sectional view after being the part which met the B-B line of drawing 1 and correcting a picture element defect.

[Drawing 6] The top view showing the active-matrix mold substrate concerning other examples of this invention.

[Drawing 7] The conventional example of a active-matrix mold substrate is shown.

[Description of Notations]

1 Gate Bus Wiring

2 Source Bus Wiring

- 4 Gate Electrode
- 5 Source Electrode
- 6 Drain Electrode
- 7 Picture Element Electrode
- 8 Auxiliary Source Bus Wiring
- 9 Contact Hole
- 10 Insulator Layer
- 11 Channel Layer
- 12 Contact Layer
- 13 Contact Layer
- 14 Branch
- 15 Laser Correction Section
- 16 Protective Coat
- 17 Glass Substrate
- 18 Etching Stopper
- 19 Branch

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-297407

(43)公開日 平成5年(1993)11月12日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0	9018-2K	
	1/133	5 5 0	7820-2K	
	1/1343		9018-2K	

審査請求 未請求 請求項の数 2(全 7 頁)

(21)出願番号 特願平4-100001

(22)出願日 平成4年(1992)4月20日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 伴 厚志

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 川合 勝博

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 岡本 昌也

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(74)代理人 弁理士 山本 秀策

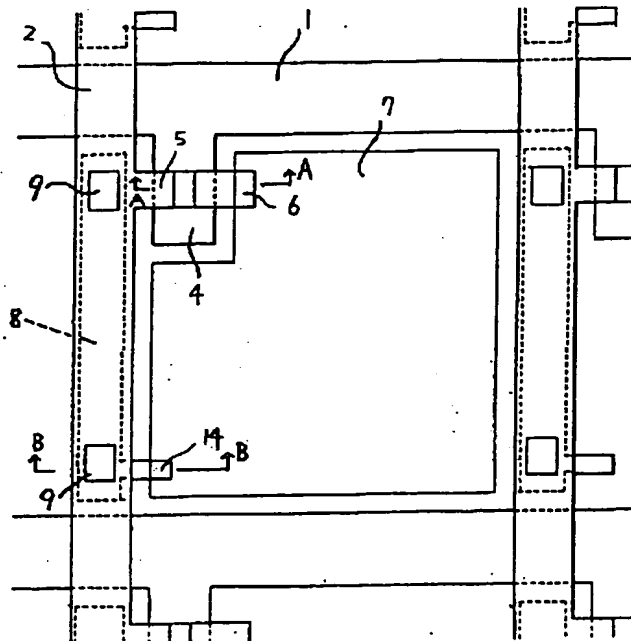
最終頁に続く

(54)【発明の名称】 アクティブマトリクス型基板

(57)【要約】

【目的】 表示装置に組み立てた後でも絵素欠陥を容易に検査でき、修正を行うことができるようにする。

【構成】 補助ソースバス配線8から分岐した枝部14が絵素電極7と重畳する部分を有する。その重畳部分にレーザ光等の光エネルギーを照射すると、重畳部分にスポット状に穴が開く。この穴の形成により、補助ソースバス配線8と絵素電極7とが電気的に接続され、ソースバス配線2と絵素電極7とが電気的に接続される。なお、光エネルギーを照射する重畳部分としては、絵素電極から分岐した枝部が補助ソースバス配線8と重畳するようにしてもよい。



【特許請求の範囲】

【請求項1】 絶縁性基板と、該基板上に縦横に配線された走査線および信号線と、該走査線および該信号線の間に設けられた絶縁膜と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されたスイッチング素子と、該スイッチング素子により該信号線と接続された絵素電極とを備え、該走査線との重畳部以外の信号線部分に対して、該走査線とは電氣的に非接続の補助信号線が間に該絶縁膜を挟んで対向配設され、該信号線と該補助信号線とが絶縁膜に設けたコンタクトホールを介して電氣的に接続されたアクティブマトリクス型基板において、

該補助信号線に対向する信号線と該スイッチング素子により電氣的に接続されている絵素電極に対し、該補助信号線から分岐して該絵素電極と重畳する枝部が形成されたアクティブマトリクス型基板。

【請求項2】 絶縁性基板と、該基板上に縦横に配線された走査線および信号線と、該走査線および該信号線の間に設けられた絶縁膜と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されたスイッチング素子と、該スイッチング素子により該信号線と接続された絵素電極とを備え、該走査線との重畳部以外の信号線部分に対して、該走査線とは電氣的に非接続の補助信号線が間に該絶縁膜を挟んで対向配設され、該信号線と該補助信号線とが絶縁膜に設けたコンタクトホールを介して電氣的に接続されたアクティブマトリクス型基板において、

該補助信号線に対向する信号線と該スイッチング素子により電氣的に接続されている絵素電極から分岐して、該補助信号線に対して重畳する枝部が形成され、かつ、該信号線に該枝部と接触しないように凹部が形成されたアクティブマトリクス型基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、表示用絵素電極にスイッチング素子を介して駆動信号を印加することにより、表示を実行する表示装置に関し、特に絵素電極をマトリクス状に配列して高密度表示を行うアクティブマトリクス基板に関する。

【0002】

【従来の技術】 従来より、液晶表示装置、EL表示装置、プラズマ表示装置等に於いては、マトリクス状に配列した絵素電極を選択駆動することにより、画面上に表示パターンが形成される。選択された絵素電極と、これに対向配設した対向電極との間に電圧が印加され、これらの電極の間に介在する液晶等の表示媒体の光学的変調が行われる。この光学的変調が表示パターンとして視認される。

【0003】 絵素電極の駆動方式としては、個々の独立した絵素電極を配列し、この絵素電極のそれぞれにスイ

(2)

2

ッチング素子を連結して駆動するアクティブマトリクス駆動方式が知られている。また、絵素電極を選択駆動するスイッチング素子としては、TFT（薄膜トランジスタ）素子、MIM（金属-絶縁膜-金属）素子、MOSトランジスタ素子、ダイオード、バリスタ等が一般的に知られている。アクティブマトリクス駆動方式は、高コントラストの表示が可能であり、例えば液晶テレビジョン、ワードプロセッサ、コンピュータの端末表示装置等に実用化されている。

10 【0004】 図7に従来のアクティブマトリクス型表示装置に用いられているアクティブマトリクス基板の一例の平面図を示す。このアクティブマトリクス基板は、互いに平行に配列されたゲートバス配線1に直行して、ソースバス配線2が配設されている。ソースバス配線2の下層には、ゲート絶縁膜を間に介在して補助ソースバス配線8が配設されており、ソースバス配線2と補助ソースバス配線8は、前記ゲート絶縁膜に設けたコンタクトホール9により電氣的に接続されている。2本のゲートバス配線1及び2本のソースバス配線2に囲まれた各領域には、絵素電極7が配されている。ゲートバス配線1とソースバス配線2との交差点近傍に突出形成したゲート枝部4の上には、このゲート枝部4をゲート電極として、スイッチング素子として機能するTFTが形成されている。TFTのドレイン電極6は絵素電極7と電氣的に接続されている。TFTのソース電極には、ソースバス配線2から分岐した支線5が接続されている。

【0005】

【発明が解決しようとする課題】 このようなアクティブマトリクス基板を有する表示装置を用いて高密度の表示を行う場合、非常に多くの絵素電極7とTFTとを配列することが必要となる。ところが、TFTは基板上に形成した時点で動作不良素子として形成されることがある。このような不良素子に連結された絵素電極は、表示に寄与しない点欠陥を生ずる。これらの点欠陥は、絵素電極と対向電極との間に必要な電圧が印加されないために生じる。このような不良は、絵素電極と対向電極との間に印加される電圧が0Vの時に光の透過率が最大となるノーマリホワイトモードでは輝点として現れ、該電圧が0Vのとき光の透過率が最低となるノーマリブラックモードでは黒点として現れる。

40 【0006】 このような欠陥は、レーザトリミング等を行うことで修正することができる。しかし、この欠陥修正は表示装置を組立てる前の基板状態で行っているため、基板状態で絵素欠陥を検出しなくてはならない。この検出には、総ての絵素電極の電氣的特性を測る高精度の測定装置が必要となる。したがって、絵素数の多い大型表示装置では、量産性の面、コストの面等でレーザ光を用いた基板状態での欠陥修正は、実質的には行うことができないのが実情である。

50 【0007】 本発明は、かかる課題を解決すべくなされ

3

たものであり、表示装置に組み立てた後でも絵素欠陥を容易に検査でき、修正を行うことができるアクティブマトリクス型基板を提供することを目的とする。

【0008】

【課題を解決するための手段】本発明のアクティブマトリクス型基板は、絶縁性基板と、該基板上に縦横に配線された走査線および信号線と、該走査線および該信号線の間に設けられた絶縁膜と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されたスイッチング素子と、該スイッチング素子により該信号線と接続された絵素電極とを備え、該走査線との重畳部以外の信号線部分に対して、該走査線とは電氣的に非接続の補助信号線が間に該絶縁膜を挟んで対向配設され、該信号線と該補助信号線とが絶縁膜に設けたコンタクトホールを介して電氣的に接続されたアクティブマトリクス型基板において、該補助信号線に対向する信号線と該スイッチング素子により電氣的に接続されている絵素電極に対し、該補助信号線から分岐して該絵素電極と重畳する枝部が形成されており、そのことにより上記目的が達成される。

【0009】また、本発明のアクティブマトリクス型基板は、絶縁性基板と、該基板上に縦横に配線された走査線および信号線と、該走査線および該信号線の間に設けられた絶縁膜と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されたスイッチング素子と、該スイッチング素子により該信号線と接続された絵素電極とを備え、該走査線との重畳部以外の信号線部分に対して、該走査線とは電氣的に非接続の補助信号線が間に該絶縁膜を挟んで対向配設され、該信号線と該補助信号線とが絶縁膜に設けたコンタクトホールを介して電氣的に接続されたアクティブマトリクス型基板において、該補助信号線に対向する信号線と該スイッチング素子により電氣的に接続されている絵素電極から分岐して、該補助信号線に対して重畳する枝部が形成され、かつ、該信号線に該枝部と接触しないように凹部が形成されており、そのことにより上記目的が達成される。

【0010】

【作用】請求項1にあっては、補助信号線から分岐した枝部が絵素電極と重畳する部分を有し、請求項2にあっては、絵素電極から分岐した枝部が補助信号線と重畳する部分を有する。

【0011】上述の重畳部分にレーザ光等の光エネルギーを照射すると、重畳部分にスポット状に穴が開く。この穴の形成により、補助信号線と絵素電極とが電氣的に接続され、信号線と絵素電極とが電氣的に接続される。

【0012】

【実施例】以下に、本発明の実施例について説明する。

【0013】図1に本発明のアクティブマトリクス型基板の平面図を示す。図2に図1に於けるA-A線に沿ったTFT部の断面図を示し、図3に図1に於けるB-B線に沿った断面図を示す。本実施例のアクティブマトリ

(3)

4

クス型基板は、絶縁性基板であるガラス基板17の上に、ゲートバス配線1及びソースバス配線2が格子状に配線され、両バス配線1、2で囲まれた矩形状の領域に絵素電極7が形成される。ゲートバス配線1には、絵素電極7に向けて突出するゲート電極4が分岐され、そこにスイッチング素子としてTFTが形成される。また、ゲートバス配線1との交差部を除くソースバス配線2の下には、ゲート絶縁膜10を介して補助ソースバス配線8が存在する。該補助ソースバス配線8には絵素電極7の下部にまで突出する枝部14が分岐されている。さらにソースバス配線2と補助ソースバス配線8は、ゲート絶縁膜10をエッチングすることによって形成されたコンタクトホール9を介して電氣的に接続されている。

【0014】上述したTFTは、図2に示すように、ゲート電極4の上方であって、ゲート絶縁膜10の上に、チャネル層11が形成され、そのチャネル層11の上にはエッチングストッパ18が形成されている。更に、チャネル層11の上には、エッチングストッパ18で2つに分断されて、コンタクト層12と13とが形成されており、コンタクト層12の上からゲート絶縁膜10の上にかけてソース電極5が形成され、コンタクト層13の上からゲート絶縁膜10の上にかけてドレイン電極6が形成されている。この状態のガラス基板17の上には、保護膜16が形成されており、これによりTFTが構成される。

【0015】次に、かかるアクティブマトリクス型基板の詳細な構成を製作手順に従って説明する。

【0016】絶縁性基板としては、本実施例ではガラス基板17を用いた。また、ベースコート膜としてTa₂O₅等の絶縁膜を形成する構造も可能である。ガラス基板17上に、Al、Mo、Ta等の低抵抗な導電体をスパッタリング法を用いて積層させ、これをパターンニングすることで補助ソースバス配線8を形成する。補助ソースバス配線8としては、本実施例ではAlを使用した。

【0017】次に、Ta、Ti、Al、Cr等の単層又はこれらの多層金属を同様にスパッタリング法を用いて積層させ、これをパターンニングすることでゲートバス配線1を形成する。ゲートバス配線1としては、本実施例ではTaを使用した。このとき、この補助ソースバス配線8をゲートバス配線1と同じ材料で同時に形成する場合、製造プロセスを増やすことなく補助ソースバス配線8を形成することができる。

【0018】次に、ゲートバス配線1上に絶縁膜10を積層する。この絶縁膜10としては、本実施例ではプラズマCVD法を用いてSiN_x膜を3000オングストローム積層した。また、ゲートバス配線1を陽極酸化して、より絶縁性を高める構造としてもよい。

【0019】続いて、チャネル層11となる真性半導体アモルファスシリコン層(a-Si(i))、エッチングストッパ18となるSiN_x層を絶縁膜10の上に連

5

続して、それぞれ300オングストローム、2000オングストロームプラズマCVD法を用いて積層させる。そして、エッチングストップとなるSiN_xはパターンニングされエッチングストップ18を形成する。

【0020】次に、アモルファスシリコンにP（リン）を添加したn⁺型アモルファスシリコン層（a-Si（n⁺））をプラズマCVD法を用いて800オングストローム積層させ、コンタクト層12、13を形成する。このコンタクト層12、13は、チャネル層11とソース電極5との間及びチャネル層11とドレイン電極6との間でのオーミックコンタクトを良好にするためのものである。続いて、真性半導体アモルファスシリコン層とn⁺型アモルファスシリコン層に対してパターンニングを同時に行い、チャネル層11及びコンタクト層12、13を形成する。

【0021】次に、補助ソースバス配線8上の絶縁膜10に、ソースバス配線2と補助ソースバス配線8とを電気的に接続するためのコンタクトホール9をエッチングによって形成する。このコンタクトホール9は、図1のように補助ソースバス配線8の両端に形成する他に、補助ソースバス配線8上の全体に形成する構造としても構わない。

【0022】次に、Ti、Al、Cr、Mo等の金属層をスパッタリング法により積層し、パターンニングを行い、ソースバス配線2、ソース電極5、およびドレイン電極6を形成する。これら配線2、電極5、6に、本実施例ではTiを使用した。このとき、補助ソースバス配線8と、次に形成する絵素電極7との重畳部分にもソースバス配線2等を形成すべく用いた金属膜片を残す構造を取っても構わない。

【0023】次に、絵素電極7及び付加容量電極となるITOをスパッタリング法により積層し、パターンニングを行い、絵素電極7を形成する。絵素電極7の一部はドレイン電極6と重畳している。このとき、ソースバス配線2上にもITOを残す構造を取っても構わない。

【0024】更に、TFT及び絵素電極7を形成した基板の全面に、SiN_xからなる保護膜16を積層する。保護膜16は、絵素電極7の中央部を除去した窓開き構造にしても構わない。

【0025】したがって、以上のようにして作製されたアクティブマトリクス型基板においては、図3に示すように補助ソースバス配線8が、絶縁膜10のコンタクトホール9を介してソースバス配線2と電気的に接続されている。また、補助ソースバス配線8の枝部14が、絵素電極7の下にまで配設されている。これにより、本実施例のアクティブマトリクス型基板においては、欠陥絵素をレーザーにて修正することが可能となっている。

【0026】以下に、本実施例に於ける欠陥絵素修正の手順を示す。

【0027】先ず、前述のようにして作製したTFTア

6

クティブマトリクス型基板に対し、対向電極を有する対向基板を対向配設し、両基板の間に液晶を封入して表示装置を作製する。この状態においてゲートバス配線1及びソースバス配線2からTFTを介して全絵素電極7に駆動電圧を印加し、目視により絵素欠陥を検出する。このとき、TFTが不良であったり、ソースバス配線2と絵素電極7との間に弱いリーク電流が発生している場合には、絵素欠陥が生じる。その絵素欠陥が生じた部分では、良好な部分とは異なる色を呈する。

【0028】このようにして絵素欠陥の位置を確定すると、前記検査治具を取り外した後、次のようにして修正を行う。図4は、図1の補助ソースバス配線8から分岐された枝部14を示す拡大図である。図示のレーザー修正部15に光エネルギーを照射する。これにより、補助ソースバス配線8の枝部14と絵素電極7とが電気的にも接続される。本実施例では光エネルギーとして、YAGレーザー光（波長1064nm）を用いた。

【0029】図5に、図1のB-B線に沿ったレーザー修正後の断面図を示す。図示のように、修正された欠陥の絵素電極7には、ソースバス配線2からの映像信号が常に印加されるため、この絵素電極7は正常には機能しない。しかし、この修正された絵素電極によって表示される絵素は、走査信号の1周期を通してみると、この1周期の間にソースバス配線2に印加された映像信号の実効値に相当する表示を行う。従って、この絵素は完全な輝点又は黒点となることはなく、信号線に沿って並ぶ絵素の平均的な明るさの表示を行う。従って、この絵素は極めて判別し難い絵素欠陥として修正される。

【0030】図6に本発明の他の実施例に係るアクティブマトリクス型基板を示す。本実施例では、補助ソースバス配線8に枝部を形成せずに、ソースバス配線2に凹部2aを設け、絵素電極7に前記凹部2aに入り込む枝部19を形成することで、補助ソースバス配線8上に絵素電極7との重畳部（ハッチングにて示す）を形成する構造を取っている。欠陥絵素電極の修正は、前記実施例と同様に補助ソースバス配線8と絵素電極7との上記重畳部にレーザー光を照射して行われる。

【0031】

【発明の効果】本発明のアクティブマトリクス型基板を用いれば、表示装置を作製した後であっても、絵素欠陥を容易に検出することができると共に、絵素欠陥を目立たないように修正することができる。従って、本発明によれば、高い歩留りで表示装置を生産することができ、表示装置のコスト低下に寄与することができる。

【図面の簡単な説明】

【図1】本発明のアクティブマトリクス型基板の一実施例を示す平面図。

【図2】図1のA-A線に沿ったTFT部の断面図。

【図3】図1のB-B線に沿った断面図。

【図4】図1の補助ソースバス配線8の枝部14近傍の

(4)

10

20

30

40

50

(5)

7

拡大図。

【図5】図1のB-B線に沿った部分であって、絵素欠陥を修正した後の断面図。

【図6】本発明の他の実施例に係るアクティブマトリクス型基板を示す平面図。

【図7】従来のアクティブマトリクス型基板例を示す。

【符号の説明】

- 1 ゲートバス配線
- 2 ソースバス配線
- 4 ゲート電極
- 5 ソース電極
- 6 ドレイン電極
- 7 絵素電極

8 補助ソースバス配線

9 コンタクトホール

10 絶縁膜

11 チャンネル層

12 コンタクト層

13 コンタクト層

14 枝部

15 レーザ修正部

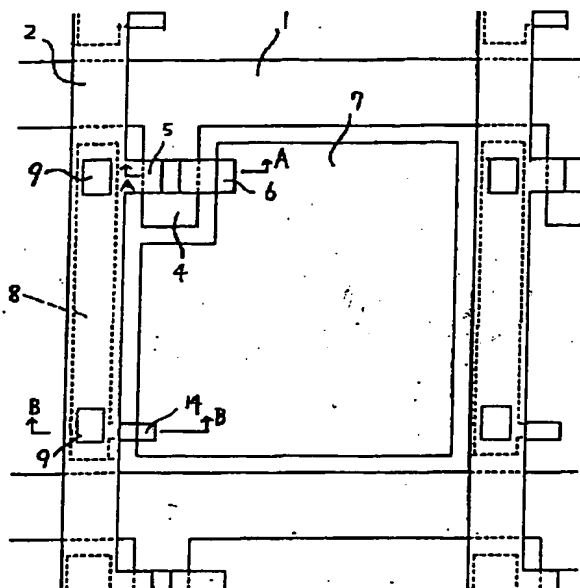
16 保護膜

10 17 ガラス基板

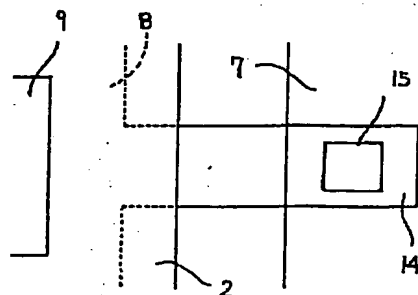
18 エッチングストップ

19 枝部

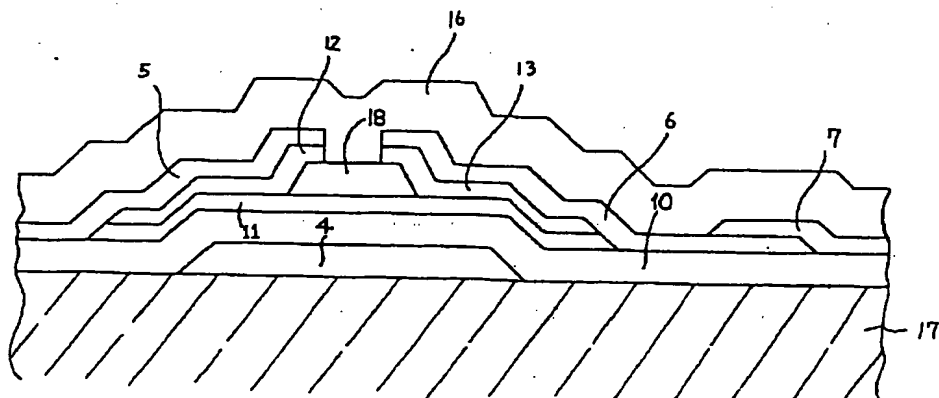
【図1】



【図4】

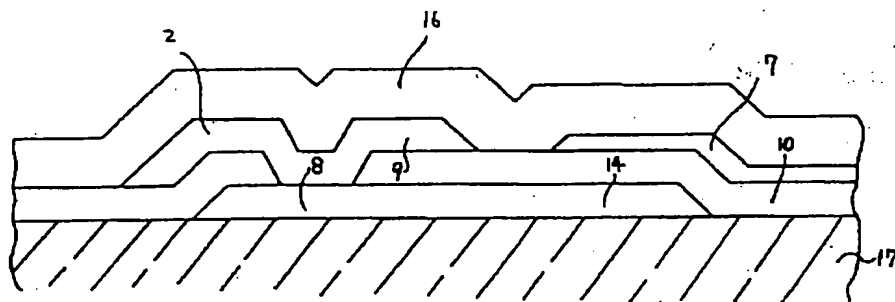


【図2】

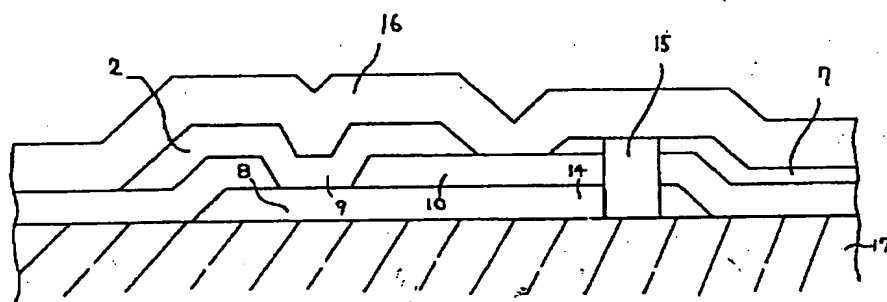


(6)

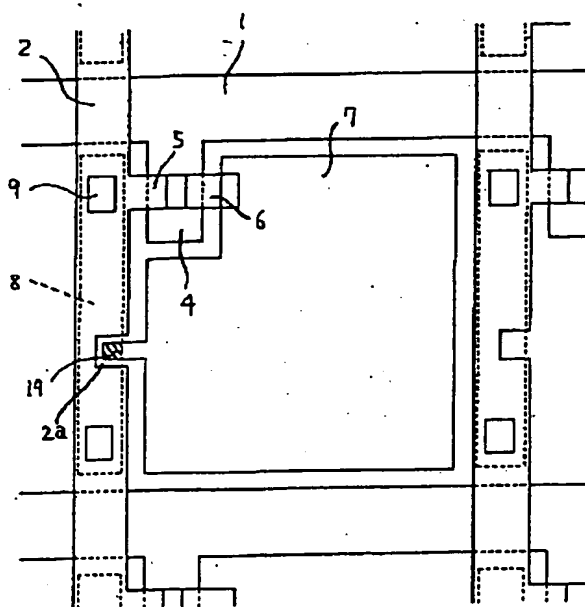
【図3】



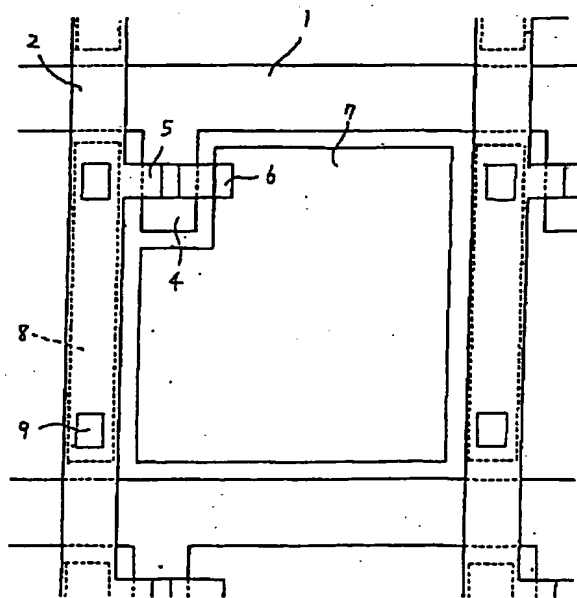
【図5】



【図6】



【図7】



(7)

フロントページの続き

(72)発明者 片山 幹雄
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 中沢 清
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 金森 謙
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内